

## 明 細 書

## 伝送信号生成装置

## 技術分野

- [0001] 本発明は、ネットワーク上にて伝送される伝送信号を生成する伝送信号生成装置に関し、特に振幅偏移変調された信号を生成する装置に関する。

## 背景技術

- [0002] コンピュータのネットワークは、例えば、オフィスにおけるLAN(Local Area Network)のように一般的になり、現在は、さらにコンピュータ及びその周辺機器以外の機器を接続するネットワーク化が進展している。例えば、自動車の車載ネットワークの1つの規格(仕様)としてMOST(Media Oriented Systems Transport)システムがある。このMOSTシステムではリング形状のネットワークの1つが構成され、これにカーナビゲーションシステム、CD(Compact Disc)プレイヤー、DVD(Digital Versatile Disk)プレイヤー、スピーカ、ディスプレイ、電話機等の各種機器が接続される。そして、例えば、CDプレイヤーが出力するデジタルデータをネットワークを介してスピーカに伝送し、スピーカにてデジタルデータを音声に変換して出力するといった形で利用される。このような状況において、様々な規格の信号により機器間のデジタルデータの伝送が行われ得る。例えば、デジタル信号の伝送方式には、デジタル信号をそのまま伝送するベースバンド方式のほか、デジタル信号で搬送波を変調して得られるアナログ信号を伝送するブロードバンド方式がある。

- [0003] ここで、搬送波の変調方式の1つとして振幅偏移変調(Amplitude Shift Keying: ASK)方式が知られている。図3は、ASK変調された伝送信号を生成する従来のASK変調回路であり、下記非特許文献1に示されたものである。この回路は、搬送波 $x_1$ と入力信号 $x_2$ を加算器2で加算し、その加算器2の出力 $x$ を変換特性 $y=f(x)$ を有する非線形素子4で変換する。非線形素子4の出力 $y$ は、フィルタ6を通して出力される。

- [0004] 非線形素子4の特性 $y$ をべき級数に展開すると次式で表される。

$$y = a_0 + a_1 \cdot x + a_2 \cdot x^2 + a_3 \cdot x^3 + \dots$$
$$a_n = (n!)^{-1} \left( \partial f / \partial x \right) \Big|_{x=0}$$

である。ここで $x = x_1 + x_2$ であり、また $x_1 = v_1 \cdot \cos \omega t$ ,  $x_2 = v(t)$ と表すと、

$$\begin{aligned} y = & [a_0 + 2a_2 v(t)] \cos \omega t \\ & + [a_0 + 0.5a_2 v_1^2 + a_1 v(t) + a_2 v^2(t) + \dots] \\ & + 0.5a_2 v_1^2 \cos 2\omega t + \dots \end{aligned}$$

となる。ここで、右辺第1項が振幅偏移変調された信号成分、第2項以降は変調歪み成分を与える。フィルタ6は帯域フィルタであり、この変調歪みを軽減する。

非特許文献1:「電子情報通信ハンドブック」、社団法人電子通信学会編、(株)オーム社発行、第1版、第1分冊p. 253

### 発明の開示

#### 発明が解決しようとする課題

[0005] 上述のように従来の回路は非線形素子4での変換によって生じる歪みを除去する目的でフィルタ6を備える。しかしフィルタ6では、歪みを十分に除去できず、残存する歪みがノイズ成分となり得るという問題があった。

[0006] 本発明はこの問題を解決するためになされたものであり、ノイズ成分が抑制されたASK変調信号を生成する伝送信号生成装置を提供することを目的とする。

#### 課題を解決するための手段

[0007] 本発明に係る伝送信号生成装置は、前記デジタルデータのビット値「0」に応じた第1の振幅かつ前記デジタルデータのビットレートに同期した周波数で周期的に変化する第1信号を出力する第1信号生成回路と、前記デジタルデータのビット値「1」に応じた第2の振幅かつ前記デジタルデータのビットレートに同期した周波数で周期的に変化する第2信号を出力する第2信号生成回路と、前記第1信号及び前記第2信号に基づいて前記伝送信号を生成する出力回路と、を有し、前記出力回路が、前記デジタルデータのビット値に応じて、前記第1信号及び前記第2信号のいずれかを選択的に出力する選択回路を含むものである。

[0008] 他の本発明に係る伝送信号生成装置においては、前記第1信号生成回路が、前記第1信号を連続的に出力し、前記第2信号生成回路が、前記第2信号を連続的に出力し、前記選択回路が、前記第1信号生成回路及び前記第2信号生成回路それぞれの出力端を選択的に断続するスイッチ回路である。

[0009] 本発明の好適な態様は、前記第1信号発生回路及び前記第2信号発生回路が、互いに同期した正弦波形を生成し、前記出力回路が前記選択回路の出力信号を前記伝送信号として出力する伝送信号生成装置である。

[0010] 本発明の他の好適な態様は、前記第1信号発生回路及び前記第2信号発生回路が、互いに同期した矩形波形信号を生成するクロック発生回路であり、前記出力回路が、前記選択回路の出力信号を入力される低域通過フィルタを有し、当該低域通過フィルタの出力信号を前記伝送信号として出力する伝送信号生成装置である。

### 発明の効果

[0011] 本発明によれば、互いに異なる振幅の信号を生成する2つの信号生成回路を備え、デジタルデータのビット値に応じてそれらの出力信号の一方を順次選択してつなげることで、振幅偏移変調された伝送信号が生成される。これにより、伝送信号における振幅の差異を生じさせる処理に起因したノイズ成分を抑制することができる。

### 図面の簡単な説明

[0012] [図1]本発明に係る伝送信号生成装置の概略の構成を示すブロック図である。

[図2]本装置の各部での信号のタイミング図である。

[図3]従来のASK変調回路の原理を示す構成図である。

### 発明を実施するための最良の形態

[0013] 以下、本発明の実施の形態(以下実施形態という)について、図面に基づいて説明する。

[0014] 図1は、本発明に係る伝送信号生成装置の概略の構成を示すブロック図である。本装置は、クロック発生回路10、アンプ12, 14、スイッチ回路16, 18、切換制御回路20、低域通過フィルタ(Low Pass Filter:LPF)22を含んで構成される。本装置は、シリアルデジタルデータである送信データDを入力され、当該データDのビット値の時間的な変化に応じて振幅が変化する振幅偏移変調信号を生成し、これを伝送信号Sとしてネットワークへ出力する。

[0015] クロック発生回路10は送信データDのビットレートに同期する周波数のクロックCLを生成する。すなわち、送信データDのビットレートを $r$ (単位bps)とすると、クロックCLの周波数は $nr$ [Hz]( $n$ は自然数)である。ここでは $n=1$ とする。

- [0016] アンプ12, 14は矩形波形のクロックCLをそれぞれ入力され、その振幅を変換する。例えば、アンプ12, 14はそれぞれ電圧0を中心として上下に振れる矩形波CL1, CL2を生成する。アンプ12が出力するCL1の振幅とアンプ14が出力するCL2の振幅とは互いに異なるように設定される。
- [0017] 切換制御回路20は、送信データDを入力され、当該データのビット値に基づいて、スイッチ回路16, 18に対する制御信号を生成する。切換制御回路20は、データDとして入力される電圧信号をクロックCLに同期してラッチし、そのラッチした電圧に基づいて制御信号を生成する。これにより、CL1, CL2に同期してスイッチ回路16, 18のオン／オフ状態を制御する制御信号SWが生成される。例えば、制御信号SWは、H/Lレベルの電圧で表される論理信号である。
- [0018] スイッチ回路16, 18は、切換制御回路20からの制御信号SWに応じてオン／オフ状態を切り換える。例えば、スイッチ回路16はMOS型電界効果トランジスタ(MOSFET)を用いて構成される。具体的には、そのMOSFETのチャネル(ソースドレイン間)をアンプ12, 14とLPF22との間に接続し、制御信号SWに応じた電圧をゲートに印加して当該チャネルをオン状態(導通状態)とするかオフ状態(切断状態)とするかを切り換える。例えば、制御信号SWがHレベルのとき、スイッチ回路16はオフ状態、スイッチ回路18はオン状態となり、一方、制御信号SWがLレベルのとき、スイッチ回路16はオン状態、スイッチ回路18はオフ状態となるように構成される。
- [0019] LPF22は、そのカットオフ周波数に応じた所定の低周波数帯域の成分を通過する。このLPF22は、クロックCL1, CL2に含まれる高周波成分を除去して、それらクロックの波形を滑らかな正弦波的形状とする。
- [0020] 図2は、本装置の各部での信号のタイミング図である。この図を用いて、本装置の動作を説明する。クロック発生回路10は連続的にクロックCLを生成し、それに応じてアンプ12, 14もそれぞれ連続的にクロックCL1, CL2を生成する。図2の信号波形(a), (b)がそれぞれクロックCL1, CL2の波形を示す。アンプ12は、クロックCLのH(High)レベルを $V_{\alpha}$ 、L(Low)レベルを $-V_{\alpha}$ に変換したクロックCL1を出力する。一方、アンプ14は、クロックCLのHレベルを $V_{\beta}$ 、Lレベルを $-V_{\beta}$ に変換したクロックCL2を生成する。ここでアンプ12, 14は、 $V_{\alpha} < V_{\beta}$ となるように構成される。このように

して、互いに同期し、振幅が異なるCL1, CL2がアンプ12, 14から連続的に出力される。

- [0021] 図2の信号波形(c)は、切換制御回路20にデータDとして、例えば、ビット列「010011010」が入力されたときの制御信号SWを示している。切換制御回路20は、データDのビット値が「0」のときLレベル、「1」のときHレベルを制御信号SWとして出力する。この制御信号SWはCL1, CL2に同期している。
- [0022] 制御信号SWがLレベルのときは2つのスイッチ回路のうちスイッチ回路18だけがオン状態となり、CL2をLPF22へ通過させる。一方、制御信号SWがHレベルのときはスイッチ回路16だけがオン状態となり、CL1をLPF22へ通過させる。その結果、LPF22への入力信号は、図2の信号波形(d)に示すように、データDのビットパターンに応じて選択されたCL1, CL2が順次つなぎ合わされたものとなる。
- [0023] この入力信号がLPF22により平滑化されることにより、図2の信号波形(e)を有するASK変調信号である伝送信号Sが生成される。この伝送信号Sは、異なる振幅を有する正弦波形状の波形が滑らかに接続されたものとなる。
- [0024] なお、上述の装置では、振幅の異なる矩形波CL1, CL2を接続した信号を生成した後、これをLPF22で平滑化してASK変調信号を生成した。一方、正弦波信号を生成する回路を2つ設け、それらで互いに異なる振幅で、かつ同期した2種類の正弦波信号を生成する構成とし、LPF22を廃することもできる。その場合、クロック発生回路10に代えて、正弦波信号源を設け、その出力をアンプ12, 14が互いに異なるゲインで増幅する構成とすることにより、互いに異なる振幅で、かつ同期した2種類の正弦波信号を得ることができる。
- [0025] このように連続的に出力される信号をスイッチ回路により切り換えることにより、波形のつなぎ目が滑らかとなりノイズ発生が抑制される。
- [0026] また、上述の装置は、連続的に生成される振幅の異なる波形を選択的に出力する構成であるが、例えば、データDのビット値が「1」のときだけある振幅の波形を1周期だけ出力する回路と、データDのビット値が「0」のときだけ異なる振幅の波形を1周期だけ出力する回路とを設け、それらの出力をつないで伝送信号Sとする構成とすることもできる。

### 産業上の利用可能性

- [0027] 互いに異なる振幅の信号を生成する2つの信号生成回路を備え、デジタルデータのビット値に応じてそれらの出力信号の一方を順次選択してつなげることで、ノイズ成分が抑制されたASK変調信号を生成する伝送信号生成装置を得ることができる。

## 請求の範囲

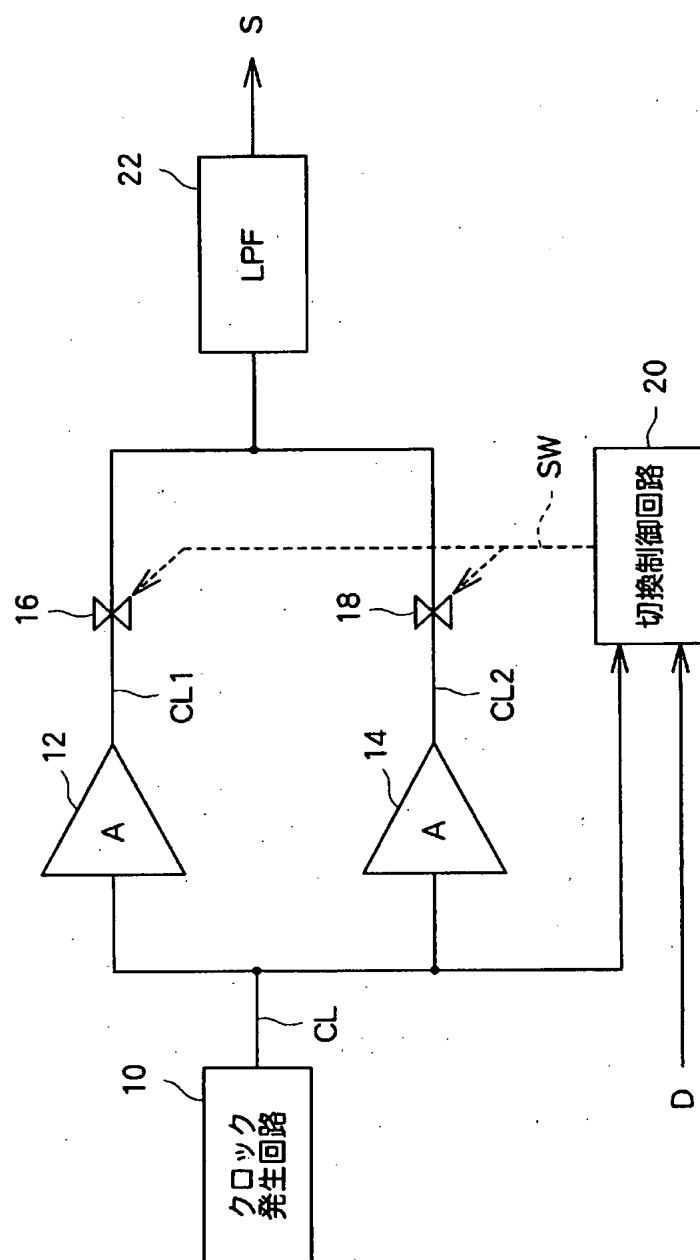
- [1] ネットワークに接続されたノード装置間でのデジタルデータの伝送に用いられる伝送信号として前記デジタルデータに応じて振幅偏移変調された信号を生成する伝送信号生成装置において、
- 前記デジタルデータのビット値「0」に応じた第1の振幅かつ前記デジタルデータのビットレートに同期した周波数で周期的に変化する第1信号を出力する第1信号生成回路と、
- 前記デジタルデータのビット値「1」に応じた第2の振幅かつ前記デジタルデータのビットレートに同期した周波数で周期的に変化する第2信号を出力する第2信号生成回路と、
- 前記第1信号及び前記第2信号に基づいて前記伝送信号を生成する出力回路と、
- を有し、
- 前記出力回路は、前記デジタルデータのビット値に応じて、前記第1信号及び前記第2信号のいずれかを選択的に出力する選択回路を含むこと、
- を特徴とする伝送信号生成装置。
- [2] 請求の範囲第1項記載の伝送信号生成装置において、
- 前記第1信号生成回路は、前記第1信号を連続的に出力し、
- 前記第2信号生成回路は、前記第2信号を連続的に出力し、
- 前記選択回路は、前記第1信号生成回路及び前記第2信号生成回路それぞれの出力端を選択的に断続するスイッチ回路であること、
- を特徴とする伝送信号生成装置。
- [3] 請求の範囲第1項に記載の伝送信号生成装置において、
- 前記第1信号発生回路及び前記第2信号発生回路は、互いに同期した正弦波形を生成し、
- 前記出力回路は前記選択回路の出力信号を前記伝送信号として出力すること、
- を特徴とする伝送信号生成装置。
- [4] 請求の範囲第1項に記載の伝送信号生成装置において、
- 前記第1信号発生回路及び前記第2信号発生回路は、互いに同期した矩形波形

信号を生成するクロック発生回路であり、

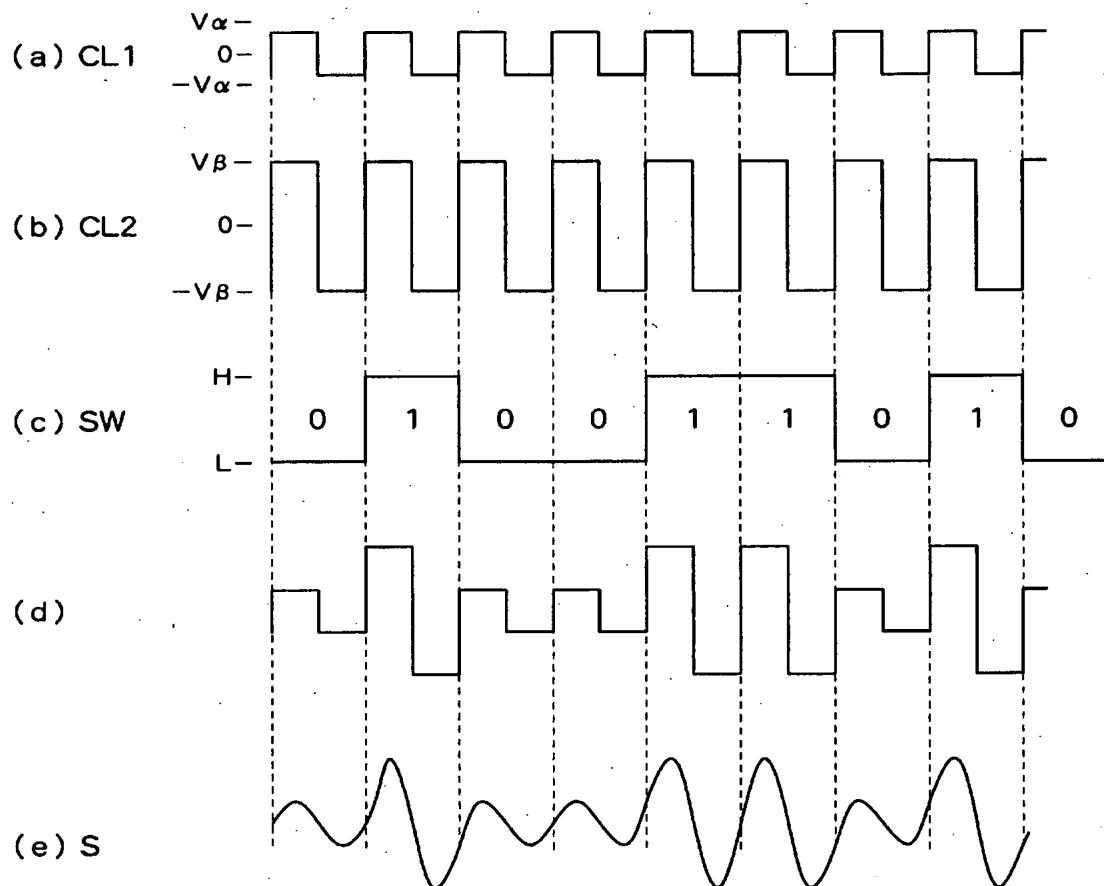
前記出力回路は、前記選択回路の出力信号を入力される低域通過フィルタを有し、当該低域通過フィルタの出力信号を前記伝送信号として出力すること、を特徴とする伝送信号生成装置。



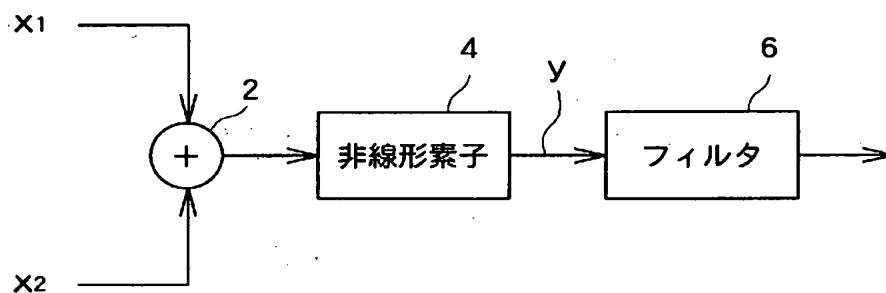
[図1]



[図2]



[図3]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/002640

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl.<sup>7</sup> H04L27/04

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.<sup>7</sup> H04L27/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-115883 A (Hitachi Kokusai Electric Inc.), 18 April, 2003 (18.04.03), Par. Nos. [0015], [0017], [0019] to [0023], [0033] to [0034]; Figs. 1, 4 (Family: none)	1-3 4
Y	JP 61-264845 A (Fuji Facom Corp.), 22 November, 1986 (22.11.86), Page 1, right column, line 9 to page 2, upper left column, line 12; Fig. 3 (Family: none)	4

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
05 April, 2005 (05.04.05)Date of mailing of the international search report  
19 April, 2005 (19.04.05)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. H04L27/04

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. H04L27/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926年-1996年

日本国公開実用新案公報 1971年-2005年

日本国登録実用新案公報 1994年-2005年

日本国実用新案登録公報 1996年-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2003-115883 A(株式会社日立国際電気), 2003. 04. 18, [0015], [0017], [0019]-[0023], [0033]-[0034], 第1図, 第4図 (ファミリーなし)	1-3 4
Y	JP 61-264845 A(富士フアコム制御株式会社), 1986. 11. 22, 第1頁右欄第9行-第2頁左上欄第12行, 第3図 (ファミリーなし)	4

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

05. 04. 2005

国際調査報告の発送日

19.04.05

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J.P.)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

茂呂 さやか

5 X

3 1 4 9

電話番号 03-3581-1101 内線 3555